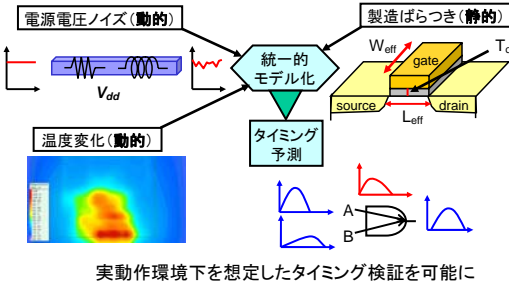


製造ばらつき, 電源・温度変動を統一的に取り扱った統計的静的タイミング解析技術

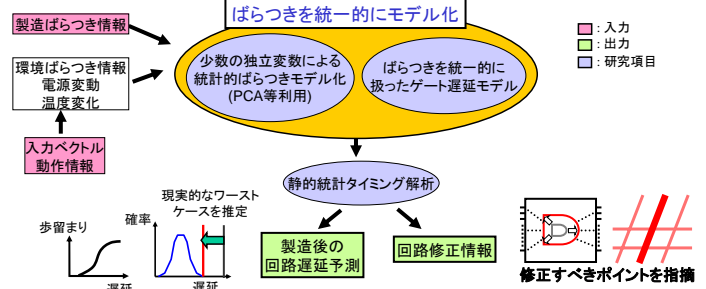
研究代表者: 橋本 昌宜 (大阪大学)

目的

静的なばらつきと動的な環境変動を統一的に取り扱った解析を実現



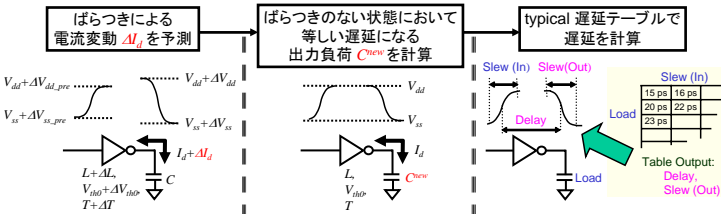
タイミング検証フロー



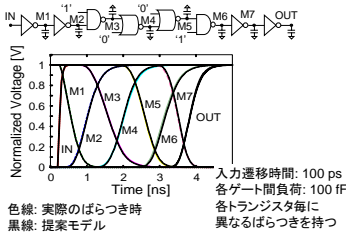
ゲート遅延モデル

モデル化方法

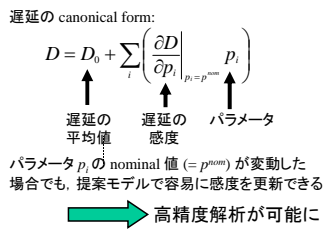
ばらつきによる電流変動を負荷に置き換え, 製造・環境ばらつきを統一的に取り扱う



モデルの評価結果



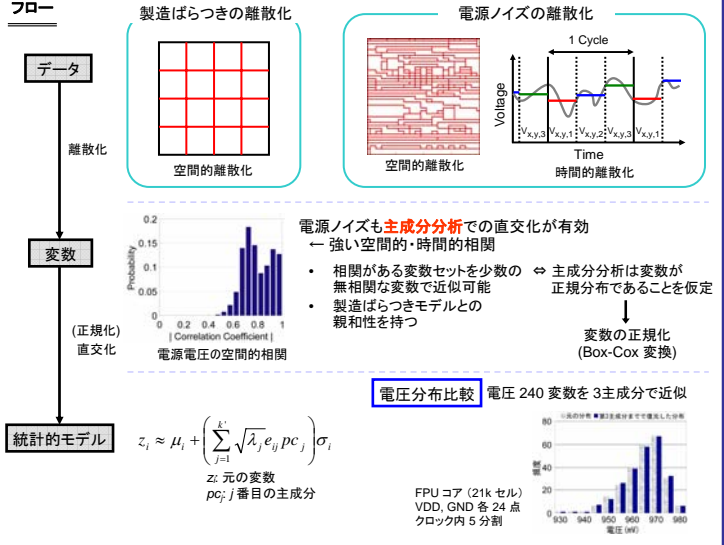
SSTA への利用



製造・環境ばらつきのモデル化

製造ばらつきと親和性の高い電源ノイズモデルを作成

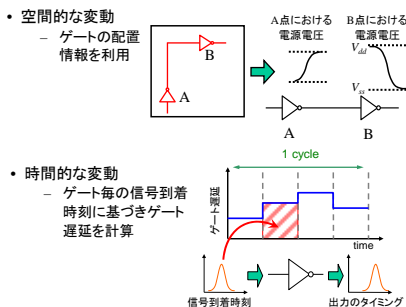
フロー



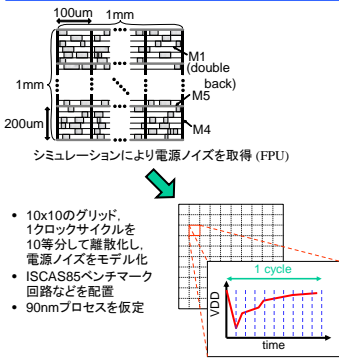
SSTA

提案SSTAの特徴

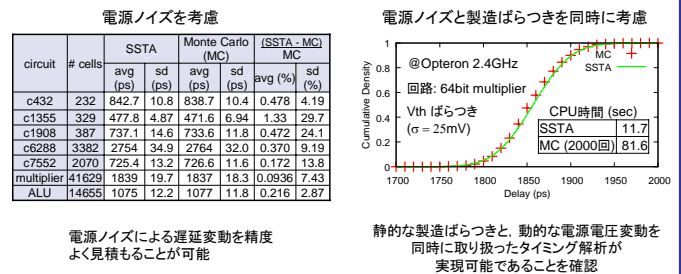
電源電圧の動的変動に対応したタイミング計算



実験条件



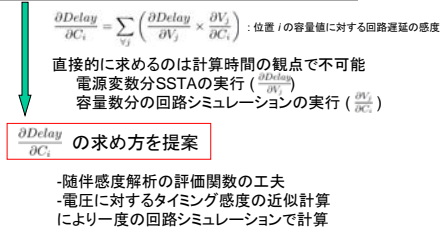
実験結果



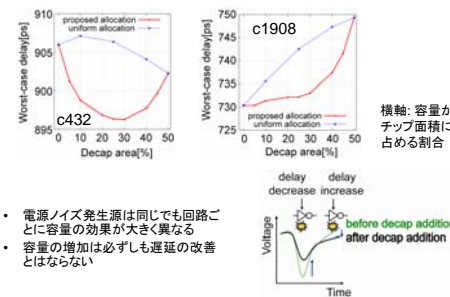
デカップリング容量割当

提案手法の特徴

容量配置による回路遅延改善の指標が必要



実験結果: 容量の割合と最悪遅延の関係



まとめ

